

特開平6-54196

(43)公開日 平成 6 年(1994) 2 月25 日

(51)Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N	1/41	B 9070-5C		
	7/133	Z		

審査請求 未請求 請求項の数 7(全 11 頁)

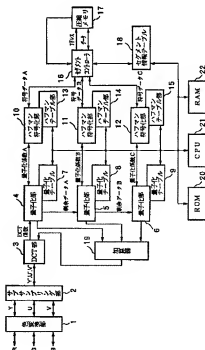
(21)出願番号	特願平4-205248	(71)出願人	000001007 キヤノン株式会社 東京都大田区下丸子 3 丁目30番 2 号
(22)出願日	平成 4 年(1992) 7 月31 日	(72)発明者	斎藤 和浩 東京都大田区下丸子 3 丁目30番 2 号 キヤ ノン株式会社内
		(74)代理人	弁理士 大塚 康徳 (外 1 名)

(54)【発明の名称】 画像処理装置

(57)【要約】

【目的】量子化による量子化誤差を段階的に少なくし、画質の劣化を防ぐ。

【構成】D C T 部 3 にて得た D C 係数は、段階別に用意された量子化テーブル、及びハフマンテーブルを用いて量子化し、ハフマン符号化される。C P U 2 1 は、各段階の量子化テーブルの要素の内、非ゼロ要素個数をカウントし、その値をその段階のハフマンテーブル部に格納する。ゼロ要素部分を除く 2 次元の量子化係数は、ジグザグスキャンにより、低周波成分から高周波成分へ 1 次元に並べ換えられ、ハフマン符号化部 1 2 に送られる。そして、ハフマン符号化部 1 2 でハフマンテーブルを用いて符号化された結果は、セグメントコントローラ 1 6 により、段階別に振り分けられたデータを格納するセグメントを制御して、固定長圧縮を実現する。



【特許請求の範囲】

【請求項1】 入力された画像データを空間周波数成分に変換する手段と、
前記空間周波数成分を量子化テーブルに基づいて所定の段階ごとに量子化する手段と、
前記各段階の量子化結果を、該各段階ごとに設けられた符号化テーブルに基づいて符号化する手段とを備え、
前記各段階の符号化データのデータ量を制御することを特徴とする画像処理装置。

【請求項2】 前記所定の段階の内、第2の段階以降の量子化では、各段階の前段階における量子化の剰余データを量子化することを特徴とする請求項1に記載の画像処理装置。

【請求項3】 前記量子化テーブルの非ゼロ要素のみを、該非ゼロ要素の値で量子化することを特徴とする請求項1に記載の画像処理装置。

【請求項4】 前記所定の段階の各段階ごとに量子化、及び符号化の領域を可変することを特徴とする請求項1に記載の画像処理装置。

【請求項5】 処理対象となる前記画像データのデータ量に従って、前記段階の段階数を変えることを特徴とする請求項1に記載の画像処理装置。

【請求項6】 入力画像データを複数のセグメントにて構成されるメモリに格納する画像処理装置において、前記入力画像データを該データの重要度に応じた複数段階に分け、該段階の番号をもとに、前記セグメントを特定する手段と、

前記特定されたセグメントに対応するアドレスを記憶する手段とを備えることを特徴とする画像処理装置。

【請求項7】 前記入力画像データには優先順位が付されており、該入力画像データに対する前記セグメントの数が不足した場合、優先順位が最も低い画像データを無効にして、その画像データに割り当てられたセグメントに該画像データより優先順位の高い画像データを配することを特徴とする請求項6に記載の画像処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、入力画像データを効果的にデータ圧縮したり、データの格納を行なう画像処理装置に関するものである。

【0002】

【従来の技術】多値画像の圧縮技術として、自然画像を主な対象とした国際標準の圧縮方式で有るJPEG (Joint Photographic Expert Group) 方式が提案されている。この圧縮方式は、3原色(RGB)信号をY、U、Vの3成分に変換し、輝度を示すY信号はそのままの解像度で、色成分のU、V信号は、場合によってサブサンプリングにより解像度を低下させて圧縮する。

【0003】圧縮の第1ステップでは、各成分に対し

て、8×8ブロックごとにDCT (離散コサイン変換)を行なって周波数空間に変換する(以下、この変換された係数をDCT係数と呼ぶ)。第2ステップでは、輝度成分(Y)と色度成分(U、V)、2種類の量子化テーブルが用意され、DCT係数は、各成分ごとに8×8量子化テーブルの各要素に量子化ファクタを乗じて、8×8量子化値で線形量子化(除算)する(以下、この量子化された係数を量子化係数と呼ぶ)。

【0004】そして、第3ステップでは、量子化係数を可変長符号化方式であるハフマン符号化方式を用いて符号化する。また、上記の標準方式をもとに、量子化、符号化部分を多段階に行なうことにより、圧縮データ量を目標の大きさに制御する方法も提案されている。さらに、従来より、多値画像の圧縮方式として、ADCT圧縮方式にて、多段階に分けられた圧縮データを、複数のセグメントに分けられたメモリに格納するものがある。この多い段階に分けられた圧縮データを、複数のセグメントにて構成される1つのメモリに書き込む際、入力データの総データ量と目標メモリの容量により入力データの段階を選択して、目標のメモリ容量内に納めるものである。

【0005】つまり、多段階に振り分けられたデータは、メモリの容量や対象画像の総圧縮データ量に従って、1段階のみ、1、2段階のみ、あるいは、1、2、3段階の全圧縮データというように、使用する段階を選択することで、目標のデータ量とすることができる。例えば、第1段階が3.0Mbyte、第2段階が1.5Mbyte、第3段階が0.8Mbyteで、目標のデータ量が5.0Mbyteの場合、第1段階、第2段階の2つデータを用いることで、全圧縮データ量が4.5Mbyteとなり、目標のデータ量とすることができる。

【0006】

【発明が解決しようとする課題】しかしながら、上記の標準の圧縮方式(JPEG)で圧縮を行なった場合、量子化誤差により復元画像の劣化、特に自然画像、文字画像、CG画像等が混在する画像に対して圧縮を行なった場合、使用した量子化テーブルに適さない画像部分の量子化誤差が大きくなり、その部分の復元画像の劣化が大きくなるという問題がある。

【0007】また、ハフマン符号化方式は可変長符号化方式であるため、符号化が終了するまで圧縮データ量が不明で、目標の圧縮データとすること、つまり、固定長圧縮ができないという問題がある。そこで、この問題を克服するために、量子化、符号化を多段階に行なうことにより、固定長圧縮を実現する方法があるが、この方法では、各段階ごとの符号化に無駄が多くなり、段階分けすることにより符号データ量が多くなってしまいう問題がある。

【0008】本発明は、上述の課題に鑑みてなされたも

ので、その目的とするところは、画質の劣化を防ぎ、効率のよいデータ圧縮が可能な画像処理装置を提供することである。

【0009】

【課題を解決するための手段】 上述の目的を達成するため、請求項1に記載の発明は、入力された画像データを空間周波数成分に変換する手段と、前記空間周波数成分を量子化テーブルに基づいて所定の段階ごとに量子化する手段と、前記各段階の量子化結果を、該各段階ごとに設けられた符号化テーブルに基づいて符号化する手段とを備え、前記各段階の符号化データのデータ量を制御する。

【0010】 また、請求項6に記載の発明は、入力画像データを複数のセグメントにて構成されるメモリに格納する画像処理装置において、前記入力画像データを該データの重要度に応じた複数段階に分け、該段階の番号をもとに、前記セグメントを特定する手段と、前記特定されたセグメントに対応するアドレスを記憶する手段とを備える。

【0011】

$$\begin{bmatrix} Y \\ U \\ V \end{bmatrix} = \begin{bmatrix} a_{11} & a_{12} & a_{13} \\ a_{21} & a_{22} & a_{23} \\ a_{31} & a_{32} & a_{33} \end{bmatrix} \begin{bmatrix} R \\ G \\ B \end{bmatrix} \quad \dots (1)$$

【0015】 ここで、Yは輝度成分を、U、Vは色度成分を表わす。サブサンプリング部2では、人間の目の感度特性が、色度成分（U、V）より輝度成分（Y）の方が敏感であるということを利用してサブサンプリングを行ない、Y:U:V=4:4:4（サブサンプリングを行わない）、Y:U:V=4:2:2、あるいは、Y:U:V=4:1:1に変換する。そして、出力としては、それぞれ8×8ブロック単位で、Y:U:V=4:4:4の場合はY1、U1、V1、Y2、U2、V2、…の順に、また、Y:U:V=4:2:2の場合、Y1、Y2、U1、V1、Y3、Y4、U2、V2、…の順に、そして、Y:U:V=4:1:1の場合は、Y1、Y2、Y3、Y4、U1、V1、Y5、Y6、Y7、Y8、U2、V2、…の順で出力される。

【0016】 また、DCT部3では、これらのデータを8×8ブロック単位で離散コサイン変換してDCT係数を得る。このDCT係数は、以下に示すように、段階別に用意された量子化テーブル、及びハフマンテーブル（第1段階においては、量子化部4、量子化テーブル7、ハフマン符号化部10、ハフマンテーブル部13が対応し、第2段階では、量子化部5、量子化テーブル8、ハフマン符号化部11、ハフマンテーブル部14、第3段階では、量子化部6、量子化テーブル9、ハフマン符号化部12、ハフマンテーブル部15が対応する）を用いて量子化し、ハフマン符号化する。

【0017】 量子化テーブルとハフマンテーブルには、

【作用】 以上の構成において、量子化による量子化誤差を段階的に少なくし、画質の劣化を防ぐように機能する。

【0012】

【実施例】 以下、添付図面を参照して、本発明に係る好適な実施例を詳細に説明する。

【第1実施例】 図1は、本発明の第1の実施例に係る画像処理装置の構成を示すブロック図である。同図において、CPU21は、本装置全体の制御を行なうとともに、各種テーブル（例えば、量子化テーブル7、8、9、ハフマンテーブル13、14、15、及びセグメント情報テーブル18）の設定を行なう。また、ROM20には、各種のテーブル等が格納され、RAM22は、テーブルの設定等を行なうためのワーク領域である。

【0013】 次に、本実施例における画像データの圧縮について述べる。図1の色変換部1では、RGB入力画像データを、下記の(1)式で表わされる3×3線形行列変換によって、Y、U、V成分に変換する。

【0014】

【数1】

CPU21が各段階ごとに適したデータを設定する。また、CPU21は、各段階の8×8量子化テーブルの64個の要素の内、0（ゼロ）以外の要素の個数（非ゼロ要素個数）をカウントし、その値をその段階のハフマンテーブル部に格納する。すなわち、ハフマンテーブル部には、ハフマンテーブルと非ゼロ要素個数値が格納されている。

【0018】 第1段階では、量子化部4にて、DCT係数を量子化テーブル7の非ゼロ要素部分のみの非ゼロ要素の値で量子化して量子化係数を得る。ゼロ要素部分を除く8×8の2次元の量子化係数は、図2に示すジグザグスキャンにより、低周波成分から高周波成分へと1次元に並べ換えられ、ハフマン符号化部10に送られる。

【0019】 ハフマン符号化部10では、量子化係数をハフマンテーブル部13の非ゼロ要素個数単位でハフマンテーブルを用いて符号化し、その結果をセグメントコントローラ16に転送する。さらに、その際に出る量子化誤差、すなわち、剰余データAは量子化部5に転送される。ただし、量子化テーブル7のゼロ要素部分に関しては、DCT係数がそのまま送られる。

【0020】 第2段階では、量子化部5にて、量子化部4から送られてきた剰余データAについて、量子化テーブル8の非ゼロ要素部分のみの非ゼロ要素の値で量子化して、量子化係数を得る。ここでも、ゼロ要素部分を除く8×8の2次元の量子化係数は、図2に示すジグザグスキャンにより、低周波成分から高周波成分へと1次元

に並べ換える。また、ハフマン符号化部11では、量子化係数をハフマンテーブル部14の非ゼロ要素個数単位で、ハフマンテーブルを用いて符号化し、その結果をセグメントコントローラ16に転送する。さらに、その際の量子化誤差（剰余データB）は量子化部6に転送される。ただし、量子化テーブル8のゼロ要素部分に関しては、剰余データAがそのまま送られる。

【0021】また、第3段階では、量子化部6にて、量子化部5から送られてきた剰余データBを、量子化テーブル9の非ゼロ要素部分のみの非ゼロ要素の値で量子化して、量子化係数を得る。ゼロ要素部分を除く8×8の2次元の量子化係数は、図2に示すジグザグスキャンにより、低周波成分から高周波成分へ1次元に並べ換えられ、ハフマン符号化部12に送られる。そして、ハフマン符号化部12では、量子化係数をハフマンテーブル部15の非ゼロ要素個数単位で、ハフマンテーブルを用いて符号化し、その結果をセグメントコントローラ16に転送する。

【0022】セグメントコントローラ16では、各段階の符号データA、B、Cを、セグメントに区切られた圧縮メモリ17にて、段階ごとに書き込み、また、このセグメントに振り分けられた情報をセグメント情報テーブル18に書き込み、伸長の際に用いる。このセグメントコントローラ16により、段階別に振り分けられたデータを格納するセグメントを制御して、固定長圧縮を実現することができる。

【0023】そこで、この固定長圧縮について簡単に説明する。各段階に振り分けられたデータは、圧縮メモリ17の容量や対象画像の全圧縮データ量の大きさによって、1段階のみ、1、2段階のみ、あるいは、1、2、3段階のみの全圧縮データという具合に、採用する段階を選択することにより、目標のデータ量に制御することができる。

【0024】例えば、第1段階が3.0Mbyte、第2段階が1.5Mbyte、第3段階が0.8Mbyteで、目標のデータ量が5.0Mbyteの場合、第1、第2段階の2つのデータを用いることにより、全圧縮データ量は4.5Mbyteとなり、目標のデータ量に制御することができる。従って、全符号データの段階別の振り分け方により、固定長圧縮の精度が影響され

* 40

【0025】次に、上述の方法にて圧縮されたデータの伸長について説明する。なお、データ伸長の場合、図1に示す画像処理装置において、DCT部3が逆DCT部3'、量子化部4、5、6が逆量子化部4'、5'、6'、ハフマン符号化部10、11、12がハフマン復号化部10'、11'、12'として機能し、CPU21は、量子化テーブル7、8、9は逆量子化用のテーブル7'、8'、9'を、ハフマンテーブル13、14、15はハフマン復号化のテーブル13'、14'、15'を設定するものとする。

【0026】各段階のハフマン復号化部10'、11'、12'は、それぞれセグメントコントローラ16に各段階の符号データA、B、Cを要求する。セグメントコントローラ16は、セグメント情報テーブル18に基づいて、各段階の符号データA、B、Cを圧縮メモリ17からハフマン復号化部10'、11'、12'に転送する。

【0027】ハフマン復号化部10'、11'、12'では、得られた符号データA、B、Cを、各段階の非ゼロ要素個数単位に各段階のハフマンテーブルを用いて復号化し、その結果（量子化係数A、B、C）を逆量子化部4'、5'、6'に転送する。逆量子化部4'、5'、6'では、量子化係数A、B、Cが逆量子化用の量子化テーブル7'、8'、9'の非ゼロ要素部分のみの量子化テーブル7'、8'、9'を用いて逆量子化し、DCT係数を得る。ここで、ゼロ要素部分のDCT係数はゼロにする。そして、逆量子化部4'、5'、6'で得られたDCT係数は加算器19で加算され、その結果は、逆DCT部3'に転送される。

【0028】逆DCT部3'では、得られたDCT係数を逆DCTして、Y' U' V' データを得る。そして、サブサンプリング部2では、サブサンプリングの比（Y：U：V＝4：4：4、4：2：2、4：1：1）に応じて拡大操作がなされる。また、色変換部1では、下記の（2）式に従って逆変換がなされ、もとの画像が復元される。

【0029】

【数2】

$$\begin{bmatrix} R \\ G \\ B \end{bmatrix} = \begin{bmatrix} a_{11}' & a_{12}' & a_{13}' \\ a_{21}' & a_{22}' & a_{23}' \\ a_{31}' & a_{32}' & a_{33}' \end{bmatrix} \begin{bmatrix} Y \\ U \\ V \end{bmatrix} \quad \cdots (2)$$

【0030】以上説明したように、本実施例によれば、多段階に量子化を行なうことにより、例えば、1段階の量子化誤差が次の2、3段階で保存されるので、大幅に画質の劣化を減らすことができる。また、各段階における量子化は、所定ブロック内でその量子化領域を可変にし、量子化した部分のみをその段階に適したハフマンテ

ーブルで符号化するため、段階ごとの符号化の無駄を減らして効果的に符号化することができる。

【0031】さらに、量子化領域のみを符号化するため、量子化領域の操作による圧縮データ量を高精度に制御することができる。なお、上記実施例では、段階数として3段階用意したが、これに限定されず、4、5、

6、…の如く、段階数を増してもよい。その場合、量子化部、量子化テーブル、ハフマン符号化部、ハフマンテーブル部の数も段階数に従って増やす必要がある。

【第2実施例】以下、本発明に係る第2の実施例について説明する。

【0032】図3は、第2の実施例に係る画像処理装置の構成を示すブロック図である。同図に示す装置において、色変換部31、サブサンプリング部32、DCT部33は、上記第1実施例に係る装置を構成する色変換部、サブサンプリング部、DCT部と同様な動作をする。すなわち、色変換部31は、上記の式(1)で示される3×3線形行列変換を行ない、得られたYUVをサブサンプリング部32にてサブサンプリングした後、DCT部33にてYUV各々に対して8×8ブロックごとにDCTを行なってDCT係数を得る。

【0033】また、DCT係数は、量子化テーブル35を用いて、量子化部34にて8×8ブロックごとに量子化される。なお、量子化された係数は、上記第1実施例と同様、図2に示すジグザグスキャンにより、低周波成分から高周波成分へと1次元に並べ換えられる。本実施例に係る装置では、1次元に並べ換えられた量子化係数を、図4に示すように、低周波成分から高周波成分までを段階に分ける。つまり、量子化係数を第1～第4段階(ステージ(1)～ステージ(4))に分割し、第1段階ではハフマン符号化部36にて、第2段階ではハフマン符号化部37にて、第3段階ではハフマン符号化部38にて、また、第4段階ではハフマン符号化部39にて符号化を行なう。そして、その結果は、メモリコントロール部45のセグメントセレクト部41に伝送される。なお、ハフマン符号化部36～39は、ハフマンテーブル40を共通に用いる。

【0034】セグメントセレクト部41は、各段階の符号データを、セグメントに区切られたメモリ23に段階ごとに書き込み、また、このセグメントに振り分けた情報にセグメント情報テーブル42に書き込み、伸長の際に用いる。そして、セグメントセレクト部41により、段階別に振り分けられたデータを格納するセグメントを制御することで、固定長圧縮を実現できる。

【0035】なお、本実施例における圧縮データに伸長は、上記第1実施例と同様、図3に示す符号化部が復号化部として、量子化部が逆量子化部として、また、DCT部が逆DCT部として機能することで実現されるため、ここでは、その詳細な説明を省略する。次に、本実施例に係る装置において、多段階に分離された圧縮データを複数のセグメントに区切られたメモリにリアルタイムに格納する方法について説明する。

【0036】図5は、本実施例に係る装置のメモリ23の構成を示す図であり、図6、図7は、メモリ23の周辺を示す詳細回路図である。図5に示すように、全メモリ容量は16Mbyte、1セグメントのメモリ容量は

16Kbyte、全セグメント個数は1024、アドレスビット数は23bit(上位アドレス10bit、下位アドレス13bit)、そして、データのビット数は16bitである。なお、上位アドレスの10bitは、1024のセグメントの選択に用いられ、下位アドレス13bitは、1セグメント・16Kbyteのアドレッシングに用いられる。

【0037】図6、図7に示すように、FIFO115～118としては、1024×10bitのものを、カウンタ105～108は、各セグメントのアドレッシング用として13bit出力のものを使用する。セレクト114は、メモリ23へのデータ書き込み時、及び読み出し時に上位アドレスとなるアドレス1とアドレス2を選択する。また、ダウンカウンタ127は、FIFO118がレジスタ122に書き込みを初める度にカウントダウンする。なお、CPU24は、初期設定を含む装置全体の制御を行なうが、図6では、CPU24とレジスタ101～104、カウンタ105～108、セレクト114、メモリ23などとの間の制御線を省略してある。

【0038】レジスタ101～104には、その各々に、上記の第1段階～第4段階のデータが一時的に格納され、ハフマン符号化部36からの符号化データはレジスタ101に、ハフマン符号化部37からはレジスタ102に、ハフマン符号化部38からはレジスタ103に、そして、ハフマン符号化部39からはレジスタ104に書き込まれる。また、FIFO115～118には、各段階のデータが格納されたセグメント番号が書き込まれている。

【0039】レジスタ110～113、119～122には、メモリ23に対するデータの書き込み時、あるいは読み出し時に上位アドレス(セグメント番号)を一時的に格納する。信号WEN1～WEN4はレジスタ101～104の制御信号、CO1～CO4はカウンタ105～108の制御信号、R1～R8はレジスタ110～113、119～122の制御信号であり、F1～F4は、FIFO115～118の制御信号である。これらの制御信号は、PAL109を介して接続されている。

【0040】次に、本実施例における装置でのメモリへの書き込み時、及び読み出し時におけるデータの流れについて詳細に説明する。

<データ書き込み時の処理> (1) CPU24は、初期設定として、第1段階に対応するセグメント番号が格納されるFIFO115に、レジスタ110を介してセグメント番号0を設定し、以下、第2段階についてはレジスタ111を介してセグメント番号1を、第3段階についてはレジスタ112を介してセグメント番号2を設定する。そして、最も優先順位の低いFIFO118には、レジスタ113を介してセグメント番号3を設定する。

【0041】ここで、セグメント番号4, 5, ..., 1023は未選択のセグメント番号であり、ダウンカウンタ127には、これら未選択のセグメント番号数1020が設定される。そして、レジスタ122には、FIFO118からセグメント番号4が設定され、同時にダウンカウンタ127が1カウントダウンする。なお、このとき、レジスタ110~113には、各々セグメント番号0~3が格納されている。

(2) 初期設定終了後、第1段階の符号データがレジスタ101に書き込まれると、信号WEN1にてカウンタ105が選択され、このカウンタ105の出力は、メモリ23の下位アドレスとなる。また、信号WEN1は、PAL109を介して、信号R1によりレジスタ110を選択し、その出力がメモリ23の上位アドレスとなる。このようなアドレス設定により、レジスタ101からメモリ23へ符号データが格納される。そして、メモリ23へ符号データが格納されると、カウンタ105を1カウントアップする。

【0042】第2、第3、第4段階の符号データが、各々レジスタ106~108に書き込まれた場合も、上記の第1段階と同様、カウンタ106~108、レジスタ111~113を用いてアドレスが生成され、各々のレジスタからメモリ23へ符号データが格納される。

(3) 上述のように、レジスタ101~104に符号データが書き込まれる度にメモリ23へ符号データを格納し、カウンタ105がカウントアップしてオーバーフローした場合は、次のセグメントを選択するためにカウンタ105をリセットする。そして、オーバーフローを示す信号CO1とWEN1により、PAL109を介して、レジスタ122の読み出し信号を出力するためにR8、また、レジスタ110の書き込み信号を出力するためにR1にて、レジスタ122の値である4（セグメント番号）をレジスタ110に書き込む。

【0043】レジスタ122の値が読み出されると、FIFO118からレジスタ122に対して、次に未使用のセグメント番号5が書き込まれ、ダウンカウンタ127を1カウントダウンする。また、レジスタ110には、新たにセグメント番号を符号データが書き込まれたので、その値をFIFO115に格納する。同様に、カウンタ106~108がオーバーフローした場合にも、レジスタ122の値がレジスタ111~113、及びFIFO116~118に書き込まれる。

(4) 上記(2)、(3)の動作を繰り返し行ない、符号データの書き込みが終了した場合、メモリ23の容量に残りがあれば、ダウンカウンタ127のカウンタ値の残りの値だけFIFO118のワードカウンタをカウントアップし、第4段階の有効データが格納されているセグメント番号の初期値が格納されているアドレスまでワードカウンタをカウントアップする。

(5) 上記(2)、(3)の動作を繰り返し行ない、符

号データの書き込みが終了する前にメモリ23が満杯になった場合は、第4段階の符号データを無効にし、第4段階の符号データが書き込まれているセグメントに、以降の第1~第3段階の符号データを格納する。そのため、FIFO118に格納されているセグメント番号を、上記(3)と同様に、レジスタ122を用いてレジスタ110~112、及びFIFO115~117に書き込む。

(6) 上記(2)、(3)、(5)の動作を繰り返し行ない、符号データの書き込みが終了する前にメモリ23が満杯になった場合は、次に、第3段階の符号データを無効にし、第3段階の符号データが格納されているセグメントに、以降の第1、第2段階の符号データを格納する。そして、第3段階の符号データを無効にしてもメモリ23の容量が不足している場合には、第2段階の符号データを無効にし、そのセグメントに以降の第1段階の符号データを格納する。

(7) 上記の(5)、(6)で無効とした段階は、符号データの読み取り時にその状態が分かるように、有効/無効フラグレジスタ（不図示）のセットを行なう。＜データ読み出し時の処理＞(8) CPU24は、データ読み取りのための初期化として、有効/無効フラグレジスタにより、有効な段階のレジスタ、カウンタ、セレクト、FIFOの初期化を行なう。

【0044】例えば、第1、第2、第3段階が有効で、第4段階が無効の場合の符号データの読み取り過程について説明する。最初にカウンタ105~107をリセットし、レジスタ119~121の各々にFIFO115~117からセグメント番号を格納して、WEN1にてレジスタ101をアクセスする。このWEN1はカウンタ105を選択し、その出力がメモリ23の下位アドレスとなる。また、WEN1は、PAL109を介して、R5によりレジスタ119を選択し、その出力がセレクト114によりメモリ23の上位アドレスとなる。

【0045】これらのアドレスにて示されるメモリ23のデータがレジスタ101に格納され、同時にカウンタ105が1カウントアップされる。同様に、レジスタ102、103についても、カウンタ106、107、及びレジスタ120、121により、メモリ23の符号データが格納される。そして、カウンタ106、107も各々1カウントアップされる。

(9) 図3に示すハフマン符号部36~39は、有効/無効フラグレジスタを参照して有効な段階のレジスタのみをアクセスする。ここでは、有効な段階は、第1、第2、第3段階である。

【0046】レジスタ101がWEN1により選択され、その内容が読み取られると、次の16ビットの値をレジスタ101にセットするため、WEN1によりカウンタ105を選択し、その出力をメモリ23の下位アドレスとする。また、WEN1にて、PAL109を介し

てレジスタ119を選択し、その出力がセクタ114に入力されてメモリ23の上位アドレスとすることで、これらのアドレスによりメモリ23からの符号データがレジスタ101に書き込まれる。そして、レジスタ101にデータが書き込まれると、カウンタ105が1カウントアップする。

【0047】レジスタ102、103に関しても、レジスタ101と同様、ハフマン符号部により符号データを読み出される、次の符号データがカウンタ106、107、レジスタ120、121によりアドレスが生成され、メモリ23からの符号データがレジスタ102、103に書き込まれる。なお、このレジスタ102、103への書き込みにより、カウンタ106、107は、その値を1カウントアップする。

(10) 上記(9)を実行し、カウンタ105がカウントアップして、それがオーバーフローした場合、カウンタ105をリセットするとともに、FIFO115の値をレジスタ119に書き込む。なお、第2段階におけるカウンタ106、FIFO116、レジスタ120、また、第3段階におけるカウンタ107、FIFO117、レジスタ121についても、同様の処理を行い、次のセグメントの選択処理に備える。

(11) 上記の(9)、(10)の動作を、FIFOの内容をすべて読み出すまで繰り返し行なうことで、メモリ23に格納されている有効なデータがすべて、レジスタ101、102、103を介してハフマン復号部に読み取られたことになる。

【0048】このように、多段階のデータを、各々、複数のセグメントに区切られたレジスタに保存し、セグメント情報の内容に従ってデータを格納することで、多段階データを効率よく、リアルタイムで格納できるという効果がある。なお、本実施例に係る装置として画像データを圧縮する画像処理装置を想定したが、これに限定されず、優先順位の異なる多段階に分けられたデータを格納する装置であれば、他の装置でもよい。また、本実施例における段階数は4段階であるが、これに限定されず、2、3、あるいは5、6、7…の如く変えてもよい。その場合、段階数に応じてレジスタ、カウンタ等の数を変える必要がある。

【0049】さらに、メモリ構成も、図5に示す構成に限定されず、上位、下位アドレスのビット数でセグメント分けできればよい。また、FIFOについても、 $1024 \times 10 \text{ bit}$ に限定されず、(メモリのセグメント数) \times (メモリの上位アドレスのビット数)のビットを有するものであればよい。本発明は、複数の機器から構成されるシステムに適用しても1つの機器から成る装置に適用してもよい。また、本発明は、システム、あるいは

*は装置にプログラムを供給することによって達成される場合にも適用できることはいうまでもない。

【0050】以上説明したように、本実施例によれば、多段階の量子化及び符号化により、画像の圧縮を行なう際の画像劣化を減少することができ、また、量子化及び符号化領域を可変にすることで目標とする圧縮データ量に制御することができる。また、多段階のデータを複数のセグメントに区切られたメモリに保存し、セグメント情報の内容に従ってデータを格納することで、多段階データを効率よく、リアルタイムで格納できるという効果がある。

【0051】

【発明の効果】以上説明したように、本発明によれば、画質の劣化を防ぎ、効率のよいデータ圧縮が可能となるという効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施例に係る画像処理装置の構成を示すブロック図である。

【図2】実施例に係る量子化係数のジグザグスキャンを示す図である。

【図3】本発明の第2の実施例に係る画像処理装置の構成を示すブロック図である。

【図4】第2実施例に係る量子化係数を分割した様子を示す図である。

【図5】第2実施例に係る装置のメモリ23の構成を示す図である。

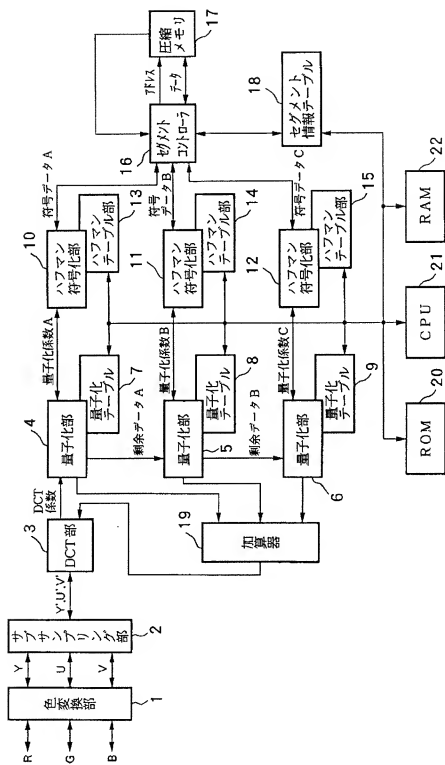
【図6】第2実施例に係るメモリ23の周辺を示す詳細回路図である。

【図7】第2実施例に係るメモリ23の周辺を示す詳細回路図である。

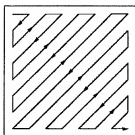
【符号の説明】

- 1, 31 色変換部
- 2, 32 サブサンプリング部
- 3, 33 DCT部
- 4~6, 34 量子化部
- 7~9, 35 量子化テーブル
- 10~12, 36~39 ハフマン符号化部
- 13~15, 40 ハフマンテーブル部
- 16 セグメントコントローラ
- 17 圧縮メモリ
- 18, 42 セグメント情報テーブル
- 19 加算器
- 20, 25 ROM
- 21, 24 CPU
- 22, 26 RAM
- 45 メモリコントロール部

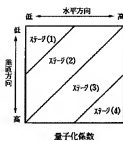
【図1】



【図2】

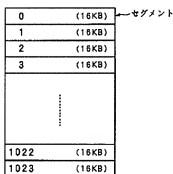


【図4】

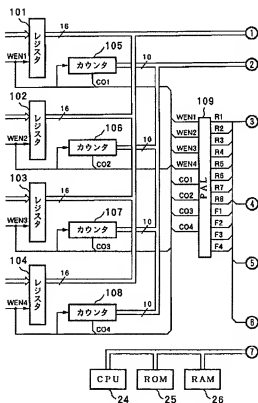


ステージ(1) $ZZ(1), ZZ(2), \dots, ZZ(i-1)$
 ステージ(2) $ZZ(i), ZZ(i+1), \dots, ZZ(j-1)$
 ステージ(3) $ZZ(j), ZZ(j+1), \dots, ZZ(k-1)$
 ステージ(4) $ZZ(k), ZZ(k+1), \dots, ZZ(83)$
 $ZZ(n)$: ジグザグスキャンで n 番目の量子化係数

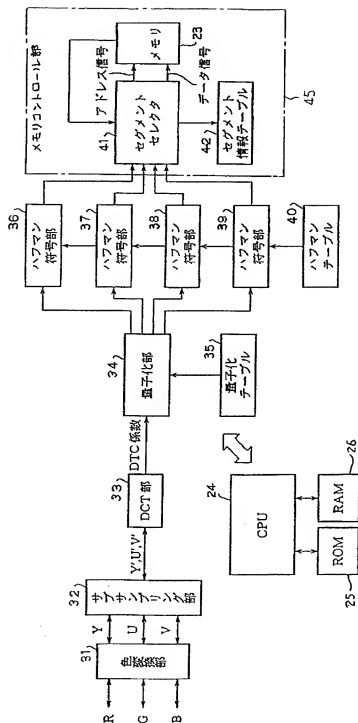
【図5】



【図6】



【図3】



【図7】

